

(19)

JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

10-253141

(11) Publication number: **10293141 A**

(43) Date of publication of application: **04.11.98**

(51) Int. Cl.

G01R 15/20
H01F 38/28

(21) Application number: **09135685**

(71) Applicant: **YAMAMOTO YASUSUKE**

(22) Date of filing: **18.04.97**

(72) Inventor: **YAMAMOTO YASUSUKE**

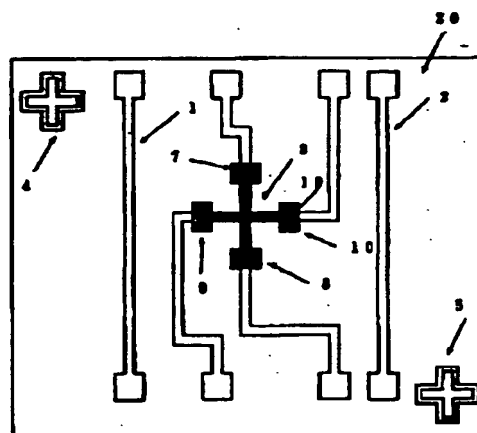
(54) CURRENT SENSOR

(57) Abstract

PROBLEM TO BE SOLVED: To obtain a highly accurate, inexpensive current sensor by aligning the pattern of a Hall effect element with the pattern of a conductor using an alignment mark.

SOLUTION: An insulation film of silicon oxide, for example, is deposited on the entire surface of a substrate 20, i.e., a silicon single crystal wafer. Polysilicon is deposited thereon and the pattern of a Hall effect element 3 is formed thereon along with the pattern of alignment marks 4, 5. Another thin insulating film is then deposited on the entire surface of the substrate 20 and a contact hole 19 is made therein. Subsequently, a thin aluminum film is deposited on the entire surface of the substrate 20 and the patterns of a line 1 for passing a current to be measured, a line 2 for passing a feedback current, a line for the Hall effect element, and the like, are formed collectively. When the line pattern is formed, pattern matching is performed with reference to the alignment marks 4, 5. Since the line 1, the Hall effect element 3 and the line 2 can be aligned precisely, current can be measured precisely and stably.

COPYRIGHT: (C)1998,JPO



(19) 日本国特許庁 (J-P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

Prior Art:

Japanese unexamination

Patent Publication No.10-293141

特開平10-293141

(43) 公開日 平成10年(1998)11月4日

(51) Int.Cl.⁶

識別記号

F I

G 0 1 R 15/20

G 0 1 R 15/02

B

H 0 1 F 38/28

H 0 1 F 40/06

審査請求 未請求 請求項の数3 書面 (全 5 頁)

(21) 出願番号

特願平9-135685

(22) 出願日

平成9年(1997)4月18日

(71) 出願人 597067736

山本 廣介

東京都狛江市猪方2丁目20番19号

(72) 発明者 山本 廣介

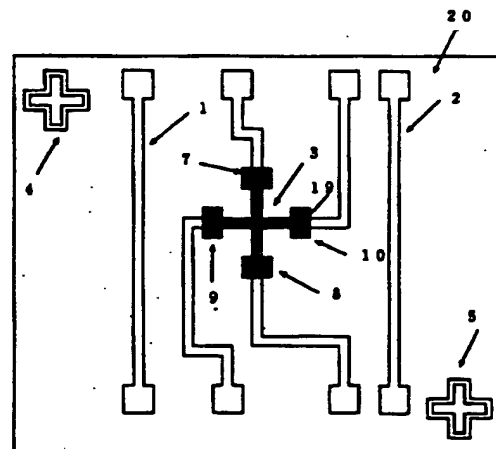
東京都狛江市猪方2丁目20番地19号

(54) 【発明の名称】 電流センサー

(57) 【要約】

【目的】 従来求めて高価であった高精度なサーボ式電流センサーを安価で信頼性の高いものにする。

【構成】 本特許は導体に流れる電流の大きさを測定するのに、電流の流れる導体と、電流によって発生する磁場を測定するホール効果素子と、この磁場を相殺するサーボ電流を流す導体とを1基板上に極めて近接して、しかも精度良く配置することによって、安定に電流を計測する電流センサーの構成法に関するものである。



【特許請求の範囲】

【請求項1】測定する電流を流す配線1、同一基板上に配置された第2の配線2、配線1の直近に配置されたホール効果素子3、パターンのX方向合わせマーク4、パターンのY方向合わせマーク5が同一基板上に形成され、かつ、ホール効果素子3を形成する半導体膜のパターンと導体1のパターンとが合わせマーク4、5によって精密に位置合わせされて形成される事を特徴とする電流センサー

【請求項2】測定する電流を流す配線1、これと平行な第2の配線2ならびにホール効果素子3とが同一の半導体膜によって形成されたことを特徴とする電流センサー

【請求項3】測定する電流を流す配線1、同一基板上に配置された第2の配線2、第1のホール効果素子3、第2のホール効果素子6とがあり、かつホール効果素子3、6が各々2つずつ保有するホール起電力出力端子の一端ずつから、ホール起電力を取り出す配線をつけた事を特徴とする電流センサー

【発明の詳細な説明】

【産業上の利用分野】本特許は集積回路技術によって形成した高精度なサーボ式の電流センサーに関するものである。

【従来技術】図1は、従来のサーボ式電流センサーの構成例であって、1は計測すべき電流を流す配線1、3はホール効果素子、7はホール効果素子のバイアス端子、8はホール効果素子のバイアス端子、9はホール効果素子のホール起電力出力端子、10はホール効果素子のホール起電力出力端子、11は電流源、12は電圧源、13は磁気コア、14は磁気コアに開いたスリット、15はサーボ帰還電流を流すコイル、16はホール効果素子の出力電圧を電流に変換する増幅器、17は抵抗、18は出力端子である。図2は図1をディスクリート部品によって構成した具体的な図面である。従来この種の電流測定には、図1、図2に示すように、電流を流す配線1を小さなスリット14の開いた磁気コア13に通し、このスリットに発生する磁場の強さをホール効果素子3によって測定し、さらにこのホール電圧をアンプ16で増幅し、このアンプの出力電流をコイル15を通して磁気コアに帰還させ、配線1によって発生した磁場を相殺する。このとき抵抗17に流れる電流によって出力端子18に発生する電圧をもって、配線1に発生する電流の強さを測定する。本来、この種の電流計測では、原理的に電流によって発生する磁場をホール効果素子3によって測定すれば良いので、磁気コアなどは不要であるが、磁場の強さが配線1からの距離の2乗に反比例して減少するので、配線1とホール効果素子3を極めて厳密に位置決めする必要がある。しかし、図1、図2の様にすることによって、配線1がコアに挿入されていれば、その位置に関係なく、安定した、電流計測が可能となり、また、磁気コアのスリットに発生する磁場は常に相殺されるよ

うに動作するので、ホール効果素子の非線形性や温度特性に関係なく、測定すべき電流に比例した電圧出力が得られるという特徴があった。

【発明が解決しようとする課題】しかし、この図1、図2のような従来型電流センサーは、上記したように配線1、磁気コア13、ホール効果素子3と言う3つのディスクリート部品と、アンプ16という集積回路1つを組合わせて組み立てる必要があったので、部品材料費用、組み立て費用等が高額となり、低価格化を妨げていた。またホール効果素子には磁場の強さがゼロの場合にも、多少のオフセット電圧が発生してしまうという問題がある。従来はこれを除去するために、後段のアンプの回路定数の調整に、熟練を要する調整を行っていた。此のために集積回路化の妨げになり、また低価格化を妨げる大きな要因の一つとなっていた。

【課題を解決するための手段】本特許ではこのような問題を解決するために、測定すべき電流を流す配線1と、帰還電流を流す配線2と、ホール効果素子3を集積回路技術を用いて、1つの基板20上に精密に位置合わせして形成することによって、高精度、低価格な電流センサーを実現しようとしたものである。

【作用】このような構成にすることによって、今まで手作業で精密な組立を行わなければならなかった図1、図2の磁気回路を、簡単に製造でき、かつ大量に一括して形成できるので極めて高精度で安価なサーボ式の電流センサーを得ることが出来る。またこの種の電流センサーでは従来、電流が流れない場合に、ホール効果素子から発生するオフセット電圧が問題となっていたが、一つの基板上に特性のそろった複数のホール効果素子を集積することによってオフセットを相殺出来るので、帰還アンプ部での微妙な調整が不要となるため、さらに高精度、安価化を実現できるものである。また、この電流センサーを半導体基板上に作成すれば、同一基板上に、オペアンプや制御用デジタル回路などの集積回路を搭載出来るので、さらに高精度で様々な機能を兼ね備えた電流センサーを得ることが出来る。

【実施例】図3は本特許電流センサーの1実施例であって、1は測定すべき電流を流す配線、2はサーボ帰還電流を流す第2の配線、3はホール効果素子、4はX座標合わせマーク、5はY座標合わせマーク、7、8はホール効果素子のバイアス端子、9、10はホール効果素子のホール起電力出力端子、19はコンタクト穴、20は基板である。また図4は図3の中心付近の横方向断面図であって、21、22はシリコン酸化膜などの絶縁膜である。図3の様な構造を製造する手法は、公知の集積回路技術を組み合わせることによって容易に実現できるが、以下に概略を説明する。例えば、まず基板20としてシリコン単結晶ウエハーを用い、全面にシリコン酸化膜等の絶縁膜21を形成する。次にこの上にポリシリコン膜を堆積した後、ホール効果素子3のパターンと合わ

せマーク4、5のパターンを、このポリシリコン膜によって形成する。次にこの上に別の絶縁薄膜を基板上全面に堆積した後、コンタクト穴19を形成する。次に基板上全面にアルミニウム薄膜を堆積した後、測定すべき電流を流す配線1、帰還電流を流す配線2、ホール効果素子用配線などのパターンを一括して形成する。この配線パターン形成時には、ホール効果素子3の形成時に同時に形成した合わせマーク4、5等を基準にして、パターン合わせを行ってゆく。このパターン合わせでは現代の集積回路技術を用いれば±0.1μm程度の高精度な合わせ精度が容易に実現できる。このような手法を積み重ねることによって、図3の様な構造を容易に実現できる。この様な構成になっているので、配線1に電流を流すとき、この配線の周囲にはこの電流の強さに比例した強さの磁場が発生する。従ってホール効果素子3のホール出力端子9、10からは、この電流の強さに比例した電圧出力が得られる。このホール起電力をアンプによって増幅し、その帰還電流を配線2に流すことによって、ホール効果素子にかかる磁場の強さをゼロにすることが出来る。その時配線2に流れる電流の強さを図1のような抵抗に流せば、入力電流に比例した電圧を得ることが出来る。配線1に流れる電流による磁場の強さは、配線1からホール効果素子までの距離の2乗に反比例するので、この距離のバラツキがそのまま電力測定精度に影響するが、図3の様な構造を上記のような製法で作れば、この距離の精度はパターン露光機の合わせ精度0.1μm程度におさまっているので、例えばこの距離が10μmならば1%程度の誤差100μmならば0.1%程度の精度におさえることが出来る。距離が大きくなればなるほど、この位置合わせ精度による誤差は小さくなるが、逆に信号の絶対値も小さくなるので、最終的にはこの信号を増幅するアンプの精度との間で最適設計を行う必要がある。このような電流センサーを構成するにあたり、上記ではホール効果素子としてポリシリコンを用いることを念頭において説明を行ってきたが、基板20として半導体を用い、いわゆる拡散抵抗構造としても同様な効果を得ることが出来ることは明らかである。また、オペアンプなどの集積回路を同一基板の上に集積するのでなければ、基板20としては、石英などを用いることも可能である。また、電流の大きさがそれほど大きくない場合には、配線1の材料としてホール効果素子と同じ材料のポリシリコンや拡散抵抗を用いることも可能である。このようにすることによって、位置合わせ精度は、露光装置の合わせ精度に依存せず、専ら1枚のマスク内のパターン形成時におけるパターン相互の位置精度となるので、上に説明した第1層配線を用いる手法に比べて、さらに小さな誤差とすることが可能である。また、小さな電流を測定する場合の感度向上策として、配線1とホール効果素子3の距離をできるだけ近づけることが効果的と考えられる。これを実現するために、配線1と

して集積回路で言ういわゆる、第1層配線以外の層、例えば第2層配線を用いると、配線1とホール効果素子はさらに接近させることが出来るので、感度の向上が見込める。ただし上記したような、精度とのトレードオフが生じる。またホール効果素子は、磁場の強さゼロの時に多少の電圧が発生してしまう、いわゆるオフセット電圧の問題を

【発明が解決しようとする課題】において指摘した。しかしながら、本発明の手法を用いれば、この問題は容易に解決することができる。さまざまな解決策が考えられるが、図5にこの問題を解決する、本発明の第2の実施例を示す。1は測定すべき電流を流す配線、2はサーボ帰還電流を流す第2の配線、3は第1のホール効果素子、4はX座標合わせマーク、5はY座標合わせマーク、6は第2のホール効果素子、7、8はホール効果素子のバイアス端子、9、10はホール効果素子のホール起電力出力端子、19はコンタクト穴、20は基板、23、24は第2のホール効果素子のホール起電力出力端子、25は第2のサーボ帰還電流を流す配線である。ホール効果素子のオフセット電圧ばらつきは、主にホール効果素子の構造的なばらつきが原因であるので、これを集積回路技術によって同一基板上に作成すれば、この構造的なばらつきは2素子とも同じ方向にばらつく性質がある。したがって、オフセット電圧も同じ方向にほぼ同じ大きさで発生する。本実施例では、このような性質を利用して、2つのホール効果素子を用いてお互いのオフセット電圧を相殺させることを可能としている。図5のようにその各々が配線1に対して対称の位置に配置すれば、電流がゼロの場合には、お互いのオフセット電圧は互いにキャンセルしあい、差の電圧はゼロになる。一方、電流が流れて磁場が発生した場合には、ホール効果素子の端子10と端子24からは反対のホール起電力が発生するので、結局、オフセット電圧をなくした状態で、電流に比例した差分電圧を得ることが出来る。これを、アンプで増幅したのち、図1や図2と同様の考え方で、アンプの出力電流を配線2と25にフィードバックし、この電流を抵抗に通して、その電圧をモニターすれば、全体としてサーボ式の電流センサーを構成したことになる。オフセット相殺用のホール効果素子6を配置する別な方法としては、例えば配線1に対して充分遠い距離に配置すれば、ホール起電力出力端子24からは配線1に流れる電流のいかにかわらず、一定のホール効果素子が発生するのみであるから、ホール効果素子3のホール起電力出力端子10の電圧と比較することによって、図5と同様の効果を得ることが可能である。ただし、この場合には出力電圧は図5の実施例の半分になる。良い点としては、サーボ帰還電流を流す第3の配線25が不要となって、回路を簡便にすることが出来る。また、サーボ帰還電流を流す配線2や25は図3や図5では直線をもって表示したが、ホール効果素子に対して

磁場が平行にならなければ、原理的にはどのように配置することも、可能である。図6は本特許電流センサーの第3の実施例であって、1は測定すべき電流を流す配線、3はホール効果素子である。図6の第3の実施例のように、配線1は第1層配線を用いてホール効果素子の周囲を取りまく円状に配置することも可能である。この場合、配線2は図では省略してあるが、例えば、第2層配線によって、配線1上に同じく円状に配置し、配線1と逆の電流が流れるように構成してあれば、配線1に流す電流がもたらす磁場を打ち消すことが可能であるから、本発明の主旨が実現出来ることは明らかである。配線材料はポリシリコンなどの併用も考えられるし、レイアウト的な工夫としては、配線2の周囲を同じ配線層を用いて配線1がとりまく様に配置することも可能である。このような配線のレイアウト上の工夫によって、直線的な配線に比較してホール効果素子に対して磁場を集中させることが出来るので、さらに感度の高い電流センサーを実現出来る。

【発明の効果】以上説明したように、本発明を用いれば、電流を流す配線1と、磁場を測定するホール効果素子3、帰還電流を流す配線2などを、極めて精密に位置合わせできるので、精密で安定した電流計測が行える。また、サーボ式電流センサー特有の温度依存性が小さいという特徴はそのまま継承されており、磁気コアを用いないので、残留磁気による誤差も発生しない。また全てを集積回路製造技術によって作成できるので、帰還用のアンプや、出力電圧を増幅するアンプ、さらには、増幅率を切り替える制御回路など、さまざまな回路を同一基板上に搭載出来る。また通常の集積回路と同じく、1枚の半導体基板の上に、特性のそろった極めて多量の電流センサーチップを精度良く製造出来る。また、ホール効果素子の特性ばらつきによるオフセット電圧の問題を、2つのホール効果素子を組み合わせることによって、極めて小さな値にすることも可能となる。従って、高精度、高機能、かつ安価な電流センサーを作成することが出来る。

【図面の簡単な説明】

【図1】

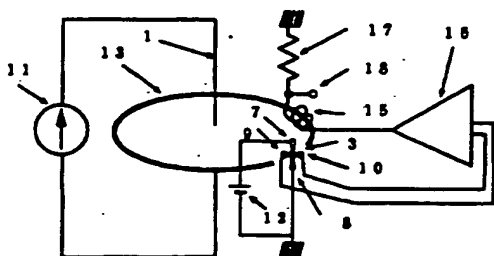
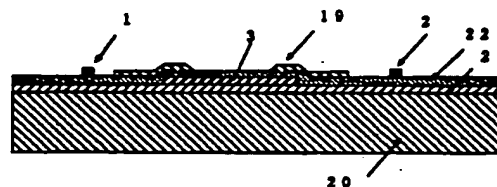


図1、図2は従来の電流センサーの構成例、図3は本特許の一実施例である。図4は本特許の第1の実施例図3の中心部横方向の断面図である。図5は本特許の第2の実施例、図6は本特許の第3の実施例である。

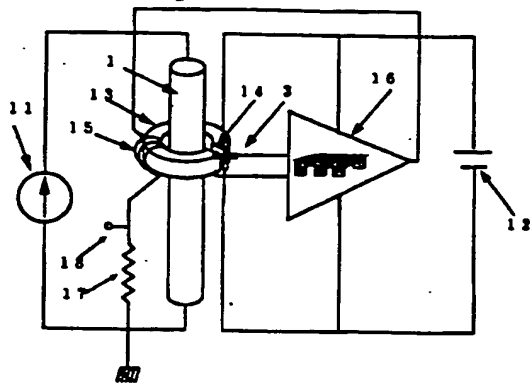
【符号の説明】

- 1 計測すべき電流を流す配線
- 2 サーボ帰還電流を流す第2の配線
- 3 ホール効果素子
- 4 X座標合わせマーク
- 5 Y座標合わせマーク
- 6 第2のホール効果素子
- 7 ホール効果素子のバイアス端子
- 8 ホール効果素子のバイアス端子
- 9 ホール効果素子のホール起電力出力端子
- 10 ホール効果素子のホール起電力出力端子
- 11 電流源
- 12 電圧源
- 13 磁気コア
- 14 磁気コアに開いたスリット
- 15 サーボ帰還電流を流すコイル
- 16 ホール効果素子の出力電圧を電流に変換する増幅器
- 17 抵抗
- 18 出力端子
- 19 コンタクト穴
- 20 基板
- 21 絶縁膜1
- 22 絶縁膜2
- 23 第2のホール効果素子のホール起電力出力端子
- 24 第2のホール効果素子のホール起電力出力端子
- 25 サーボ帰還電流を流す配線2である。

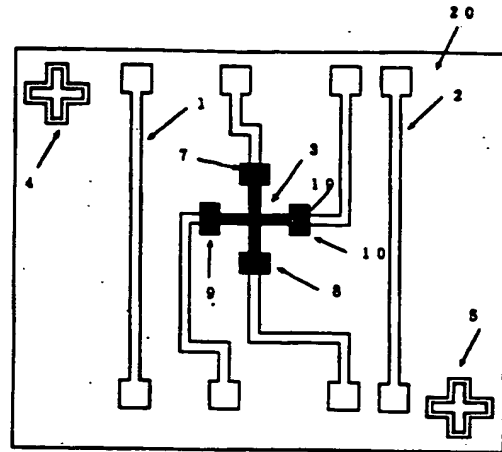
【図4】



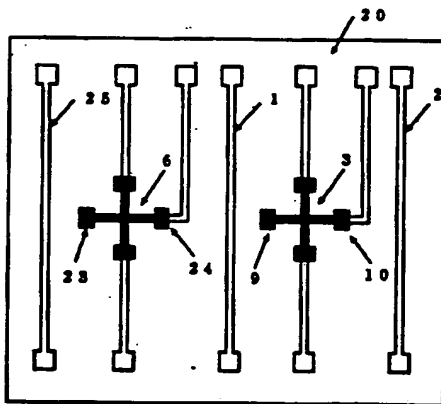
【図2】



【図3】



【図5】



【図6】

